UNIVERSIDADE PRESBITERIANA MACKENZIE
Escola de Engenharia

Componente Curricular: **Exclusivo de curso (X)** Eixo Comum ( ) Eixo Universal ( )		
Unidade Universitária: Escola de Engenharia		
Curso: **Engenharia Elétrica**		Núcleo Temático: Sistemas Digitais
Componente Curricular: **DISPOSITIVOS LÓGICOS PROGRAMÁVEIS**		Código do Componente Curricular:
Carga horária (horas - aulas semanais): 4	(2) Sala de aula (2) Laboratório (0) EaD	Etapa: 7º

Ementa:

Detalhamento da arquitetura dos dispositivos lógicos programáveis, principalmente dos CPLDs e FPGAs. Descrição de um Sistema Digital através de dois blocos funcionais: Fluxo de Dados e Unidade de Controle. Implementação destes blocos através de ferramentas de desenvolvimento automatizadas e linguagens de descrição de hardware. Desenvolvimento de projetos em aulas práticas, com auxílio das ferramentas de desenvolvimento e testes em placas didáticas.

Bibliografia Básica:

HORTA, EDSON L. **Dispositivos lógicos programáveis: implementação de sistemas digitais em FPGAs**. 1.ed. 2013 Editora da Universidade Presbiteriana Mackenzie
D'AMORE, R. VHDL - **Descrição e Síntese de Circuitos Digitais.** 1.ed. 2005 LTC
TOCCI, R. J., WIDMER, N. S**. Sistemas Digitais - Princípios e Aplicações**. 10. ed. Edição Pearson-Prentice Hall, 2007.

Bibliografia Complementar:

FLOYD, THOMAS L. **Sistemas Digitais: fundamentos e aplicações**. 9. ed. 2007 Artmed Editora S.A
MUNDEN, R. **ASIC and FPGA verification: a guide to component modeling** . Amsterdam: Elsevier, c2005. 316 p.
WOLF, W. H. **FPGA-based system design. 2nd printing Upper Saddle River**, N.J.: Prentice Hall PTR, c2004. xv, 530 p.
MENDONÇA, A.; ZELENOVSKY, R. **Monte seu protótipo ISA controlado por FPGA.** Rio de Janeiro: MZ Editora, 2001. xiv, 107 p.
PELLERIN, D.; THIBAULT, S. **Practical FPGA programming in C.** 2nd printing Upper Saddle River, N.J.: Prentice Hall PTR, 2005. xxiv, 428 p.
COFFMAN, K. **Real world FPGA design with Verilog.** Upper Saddle River, N.J.: Prentice Hall PTR, c2000. xv, 291 p.